

ASIGNATURA : CIRCUITOS DIGITALES I Y LABORATORIO
CODIGO : 05441
HORA/SEMESTRE : 6, T:4 P:2 Cuarto Semestre
CORREQUISITO : 05443 ELECTRONICA II

ADSCRITO A : UNIDAD ACADEMICA: INGENIERIA ELECTRONICA
DIVISION/SECCION /DEPARTAMENTO: AUTOMATICA Y ROBOTICA

I. OBJETIVOS

Estudiar la lógica combinatoria y secuencial en su principio matemático y métodos de sintetización. Estudiar las principales aplicaciones comunes.

II. PROGRAMA SINTETICO (SYLLABUS)

1. Sistemas de numeración.
2. Teoría de los complementos.
3. Códigos.
4. Algebra de Boole.
5. Funciones lógicas.
6. Métodos de optimización de sistemas combinatorios.
7. Realizaciones prácticas. Sumadores aritméticos. ALU. Codificadores y decodificadores. Memorias ROM y RAM. PLA mas aplicaciones.
8. Lógica secuencial flip flops. Contadores. Registros.
9. Tecnología de comutación.

III. METODOLOGIA: RECURSOS

La parte teórica es clase cátedra normal. En la parte práctica se realizan trabajos que en un principio confirman la teoría. (Diseño e implementación).

IV. EVALUACION

Se hacen dos previas y quizes cuyo promedio se vale por la tercera previa (50%). Examen final, 30% y nota de laboratorio, 20%.

V. BIBLIOGRAFIA

- MORRIS MANO. Circuitos digitales y diseño de computadores. Pretince/Hall.
- PETTERSON H. Teoría de computación y diseño lógico.
- Automatismos digitales. Universidad de Bordeaux.
- HAYES JOHN. Diseño de sistemas digitales y microprocesadores. McGraw Hill.
- TAUB Herbert. Circuitos digitales y microprocesadores. McGraw-Hill.

VI. PROGRAMA ANALITICO

Cap. 1. Sistemas Numéricos

- 1.1 Sistema binario decimal, hexadecimal.
- 1.2 Concepto de módulo.
- 1.3 Conversión entre sistemas numéricos.
- 1.4 Números negativos (suma, resta, multiplicación y división).
- 1.5 Códigos (binario, BCD, exceso de tres, de Gray, hexadecimal, reflejado).
- 1.6 Códigos alfanuméricos (ASCII, EBC, DIC de tarjeta).

Cap. 2. Algebra de Boole y Funciones Lógicas

- 2.1 Funciones Lógicas (AND, OR y XOR)
- 2.2 Teoremas básicos del álgebra de Boole.
- 2.3 Formas canónicas y normalizados.
- 2.4 Simplificaciones de funciones de Boole.
- 2.5 Tabla de Karnaugh (mapas de dos, tres, cuatro y cinco variables).
- 2.6 Implementación de funciones con componentes universales NAND y NOR.
- 2.7 Método de simplificación del tabulado McCluskey Quino.

Cap. 3 Lógica Combinacional

- 3.1 Procedimiento de diseño.
- 3.2 Circuitos aritméticos.
 - 3.2.1 Circuitos sumadores.
 - 3.2.2 Circuitos restadores.
- 3.3 Circuitos manejadores.
 - 3.3.1 Circuito comparador de magnitudes.
 - 3.3.2 Circuito multiplexor y demultiplexor. Implementación de funciones.
 - 3.3.3 Circuito decodificador (de n , $2n$ y 7 segmentos).
 - 3.3.4 Memorias de solo lectura (ROM).
 - 3.3.5 Arreglo lógico programable (PLA).

Cap. 4. Lógica Secuencial

- 4.1 Flip flop (RS, D, JK, J, T).
- 4.2 Sintetización de flip flop, RS, D, JK, T, por niveles y por fuentes.
- 4.3 Método de sintetización de circuitos secuenciales.
 - 4.3.1 Reducción y asignación de estados.
 - 4.3.2 Procedimiento de diseño.
- 4.4 Contadores.
 - 4.4.1 Clasificación (sincrónicos, asincrónicos).
 - 4.4.2 Diseño de contadores (ascendentes, descendentes, reversibles).
- 4.5 Registros.
 - 4.5.1 Clasificación (serie, paralelo de desplazamiento universales).